

IMPLEMENTAÇÃO DE FFT EM HARDWARE RECONFIGURÁVEL

Bruno Crestani Calegari¹ (UFSM, Bolsista PIBIC/CNPq)
Andrea Schwertner Charão² (LSC/UFSM, Co-Orientadora)
Haroldo Fraga de Campos Velho³ (LAC/INPE, Orientador)

RESUMO

Este trabalho, iniciado em outubro de 2009, tem como objetivo a continuidade do projeto de implementação de FFT em hardware reconfigurável, desenvolvido pelo bolsista Vitor Conrado Gomes. Esse projeto visa explorar o paradigma de computação reconfigurável, onde dispositivos de hardware, como FPGA (*Field Programmable Gate Array*), são configurados para realizar tarefas específicas. O objetivo específico é implementar uma Transformada Rápida de Fourier (FFT) em hardware reconfigurável, para acelerar a execução de um modelo meteorológico (DYNAMO). O ambiente do sistema é o supercomputador Cray XD1, disponível no LAC/INPE, que possui FPGA's em sua arquitetura paralela. Para dar continuidade ao projeto, inicialmente estudou-se a linguagem VHDL e a arquitetura do Cray XD1, executando testes no sistema para entender o funcionamento e os recursos disponíveis. Para entender melhor a FFT, foi feita uma implementação em linguagem C do algoritmo, o que resultou num melhor entendimento do termo “borboleta” usado na implementação em hardware reconfigurável. Devido ao estado atual do projeto estar na fase de otimização, foi seguido um estudo de estratégias de comunicação entre CPU e FPGA, a fim de melhorar o desempenho da atual implementação. Esse estudo tem por finalidade implementar o modo rajada (*burst mode*) de comunicação, presente na arquitetura do Cray XD1, que permite enviar mais dados com apenas uma requisição, para melhorar a transferência de dados. A comunicação do Cray XD1 pode ser feita por duas interfaces, a *fabric request* e a *user request*, e como cada uma tem seus prós e contras, a escolha de qual se deve usar depende do tipo de aplicação. No projeto da FFT, temos que lidar com a interface *user request*. A implementação do *burst mode* foi testada na versão *fabric request*, e não mostrou ganhos significativos. A investigação segue com mais experimentos, tendo-se como meta apresentar seus resultados no evento nacional WSCAD-CTIC (Concurso de Trabalhos de Iniciação Científica do Simpósio de Sistemas Computacionais de Alto Desempenho).

¹ Aluno do Curso de Ciência da Computação/UFSM. E-mail: calegari@inf.ufsm.br

² Professora pesquisadora do Laboratório de Sistemas de Computação/UFSM. E-mail: andrea@inf.ufsm.br

³ Pesquisador do Laboratório Associado de Computação e Matemática Aplicada/INPE.

E-mail: haroldo@lac.inpe.br