

# UM ESTUDO SOBRE O POSICIONAMENTO ÓTIMO DE COMPONENTES ELETRÔNICOS EM PLACAS DE CIRCUITO IMPRESSO UTILIZANDO ALGORITMOS EVOLUTIVOS

Antonio Carlos de O. Pereira Jr  
INPE/DEA  
pinda@dea.inpe.br

Fabiano L. de Sousa  
INPE/CPA  
fabiano@dir.inpe.br

Valeri Vlassov  
INPE/DMC  
vlassov@dem.inpe.br

**Resumo:** *Este trabalho apresenta o estudo de uma metodologia para determinar o posicionamento ótimo de componentes em uma Placa de Circuito Impresso (PCB), para uso em aplicação espacial, considerando o aumento da confiabilidade da placa e a redução do comprimento total das conexões entre os componentes. O problema é tratado com uma abordagem multiobjetiva. A confiabilidade da placa é calculada em função das temperaturas de operação de seus componentes. A metodologia combina o uso de um algoritmo evolutivo para o procedimento de otimização e uma ferramenta de análise térmica para calcular a temperatura da placa. Os resultados demonstraram significativa redução na taxa de falhas total do sistema e do comprimento total das conexões, indicando a eficácia da metodologia utilizada.*

**Keywords:** *Otimização multiobjetivo, Algoritmos Evolutivos, posicionamento de componentes em PCB, gerenciamento térmico de PCB.*

## 1 - INTRODUÇÃO

A moderna tecnologia dos circuitos integrados (CI) usados hoje em dia tem imposto requisitos cada vez mais fortes ao projeto térmico de sistemas eletrônicos. Este fenômeno é evidenciado pelo elevado aumento de densidade dos CIs, suas potências dissipadas e velocidades de operação, associado à contínua redução nas dimensões físicas (em alguns casos, redução de até 65%) de seus empacotamentos (package). Nos sistemas usados em aplicação espacial, esses requisitos tornam-se ainda mais severos, visto que seus componentes, em condição de vácuo, podem somente ser resfriados pela condução e radiação que usualmente os leva a operar em ambientes com altas temperaturas. Essa evolução tem trazido situações antagônicas. Com o aumento da frequência de operação do relógio (clock) é recomendado que os componentes estejam o mais próximo possível uns dos outros de forma a manter a integridade do sinal elétrico. Porém, com o aumento da potência dissipada, recomenda-se mantê-los distantes uns dos outros como forma de reduzir suas temperaturas.

A redução das dimensões dos componentes e uso de novas tecnologias de empacotamento permitiu reduzir significativamente o volume e a massa dos modernos sistemas eletrônicos. Porém, se por um lado essa redução propicia o surgimento de equipamentos cada vez menores, por outro lado exige dos projetistas um gerenciamento térmico cada vez mais rigoroso pois, com mais potência para dissipar e volumes cada vez menores, remover o excesso de calor tem que ser considerado desde o início do projeto.

Como a confiabilidade de um componente é dependente de sua temperatura de operação, é importante que o projeto da placa de circuito impresso (PCB) desses sistemas seja projetada de modo a garantir que a máxima temperatura de seus componentes seja a menor possível. Estima-se que mais de 55% das falhas em componentes eletrônicos podem ser atribuídas a problemas relacionados a efeitos de origem térmica.

Diferente do que se possa imaginar, o projeto de uma PCB deve envolver profissionais de diversas áreas da engenharia. Tradicionalmente o projeto inicia por uma análise dos componentes que, do ponto de vista térmico, são considerados críticos, i.e., dissipam muita potência ou são sensíveis à

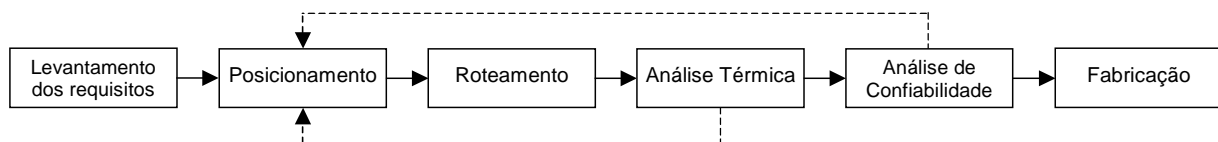
temperatura de junção. Essas informações identificam o nível de gerenciamento térmico que será necessário e sugerem o posicionamento (placement) preliminar dos componentes.

As características físicas, elétricas, térmicas e taxa de falhas dos componentes e da PCB são determinadas para que sejam criados os modelos térmicos, mecânicos e de confiabilidade preliminares da placa. Nesta fase, os especialistas de hardware e térmica trabalham de forma colaborativa. O resultado dessa interação permite fornecer, entre outros, requisitos ao projetista de layout para o posicionamento dos componentes na PCB. Embora o projetista de layout receba esses requisitos, a distribuição, em geral, é manual e fortemente baseada em sua experiência.

A etapa seguinte é o roteamento (routing) que consiste em encontrar o menor caminho de ligação entre um conjunto de pontos e um conjunto de blocos em um plano bi-dimensional sem que nenhum dos caminhos cruze um outro caminho em um mesmo plano (layer). Essa etapa é geralmente realizada por ferramentas especializadas (OrCAD, PCAD, e outros).

Concluídas as atividades de posicionamento, roteamento e o levantamento das informações das taxas de falhas e características térmicas dos componentes, uma nova análise térmica é realizada com a transferência dessas informações para ferramentas específicas (BETASoft, Flotherm, IceBoard, e outros). Nesta etapa, qualquer alteração no posicionamento dos componentes implica em considerável retrabalho, muitas vezes demorado e dispendioso. O resultado da análise pode mostrar que são necessárias mudanças de posicionamento dos componentes. Estas informações são comunicadas aos especialistas de hardware e de layout para que o processo seja refeito. Esse processo pode ser repetido tantas vezes quanto for necessário.

Por último, o cálculo da confiabilidade da placa é realizado pelo especialista em predição de confiabilidade. São consideradas as taxas de falhas dos componentes em função das suas temperaturas de junção. Embora não seja comum, o resultado dessa análise pode requisitar um novo posicionamento. A **Figura 1** apresenta o fluxograma com as principais etapas do processo de fabricação de uma placa de PCB.



**Figura 1** - Principais etapas do processo de fabricação de uma placa de PCB.

Por causa da complexidade no projeto de PCBs, o uso de uma metodologia que permita o posicionamento ótimo dos componentes considerando a minimização do comprimento total das conexões entre os componentes e as taxas de falhas totais dos componentes, tem sido abordado por diversos trabalhos. Queipo et. al, 1998, modelou o problema combinando o uso de um algoritmo genético (CSGA), uma ferramenta para cálculo de transferência de calor (FHTS) e uma estratégia para otimização multiobjetivo. Os componentes na PCB foram igualmente espaçados e instalados na parede inferior de um canal ventilado. O mecanismo de transferência de calor considerado foi a convecção. Huang et. al, 2002, implementou a metodologia para o posicionamento de componentes em um módulo multichip (MCM). A metodologia foi baseada em lógica fuzzy combinada com rotinas para cálculo das temperaturas (ANSYS finite element code). Na abordagem, foram considerados o livre posicionamento dos componentes na área útil do MCM e a convecção como mecanismo para o resfriamento dos componentes. Deb et. al 2004, propôs como estratégia o uso do algoritmo NSGA-II, capaz de encontrar múltiplas soluções de Pareto, combinado com uma rotina para cálculo das temperaturas. Os componentes foram igualmente espaçados na PCB.

Entretanto, não foram encontrados trabalhos na literatura que tenham abordado o problema de otimização para PCBs destinadas ao uso em equipamentos de aplicação espacial, considerando o

livre posicionamento dos componentes e a condução e radiação como únicos mecanismos de transferência de calor.

## 2 - DEFINIÇÃO DO PROBLEMA

O problema de interesse nesse estudo é tratado com uma abordagem multiobjetiva e corresponde ao posicionamento ótimo dos componentes eletrônicos mais dissipativos em uma PCB, considerando como mecanismos de transferência de calor a condução e radiação e como critérios de otimização a taxa de falhas total dos componentes e o comprimento total das conexões entre os componentes.

Nesse tipo de otimização, os objetivos são conflitantes, não existindo uma única solução que otimize cada um dos objetivos, mas sim um conjunto de soluções eficientes no qual nenhuma solução é melhor que outra solução. Cabe ao especialista a responsabilidade na escolha de uma solução eficiente que atenda os objetivos do problema.

A confiabilidade de um sistema é consequência da taxa de falhas de todas as suas partes, incluindo a taxa de falhas da montagem dessas partes. Muitos mecanismos de falha estão associados aos efeitos da deterioração termoquímica dos materiais que ocorrem a uma dada taxa que é altamente dependente da temperatura. Embora relações entre taxa de falha e a temperatura em componentes eletrônicos tenham sido sugeridas, (Wong 1990; Qin 2006), a relação de “Arrhenius” é o modelo mais difundido entre os profissionais do setor de predição de confiabilidade, sendo  $\lambda_i$  a taxa de falha individual do componente definida por:

$$\lambda_i = D_i + B_i \exp \left[ -A_i \left( \frac{1}{T_{jc_i} + 273} - \frac{1}{298} \right) \right] \quad (1)$$

onde  $A_i$ ,  $B_i$  e  $D_i$  são parâmetros (constantes) dependentes do tipo de empacotamento (package) e características elétricas e térmicas e  $T_{jc}$  é a temperatura de junção do componente. A **Equação 1** é escrita em termos de uma dependência direta da temperatura de junção que depende basicamente das resistências térmicas de junção e da quantidade de calor dissipado pelo componente.

Para a obtenção dos valores teóricos dos parâmetros  $A_i$ ,  $B_i$  e  $D_i$ , há uma série de manuais, especificações e orientações, que podem ser empregados. Embora os valores e métodos sejam questionados quanto à validade dos modelos utilizados, o manual MIL-HDBK-217F, desenvolvido pelo Departamento de Defesa Americano com o objetivo de unificar os métodos de predição de confiabilidade para produtos militares ainda continua sendo uma das fontes de referência mais utilizadas. Esse manual formou a base para muitos outros bancos de dados e métodos para prever a confiabilidade de sistemas eletrônicos.

Nesse estudo, como descrito anteriormente, uma das funções objetivo a ser minimizada é a taxa de falhas total dos componentes mais dissipativos instalados na PCB, como descrito na **Equação 2**.

$$\lambda_{\text{total}} \text{PCB} = \sum_{i=1}^{N_{\text{comp}}} \lambda_i \quad (2)$$

A outra função objetivo a ser minimizada é o comprimento total das conexões entre os componentes. O comprimento de cada conexão é calculado usando o método conhecido como “Manhattan Distance”, conforme definido na **Equação 3**. Nesse método, a distância entre dois pontos é calculada pela soma das diferenças entre as coordenadas x e y dos pontos.

$$\text{Comprimento} = |x_i - y_i| + |x_j - y_j| \quad (3)$$

### 3 - METODOLOGIA

A metodologia implementada utiliza basicamente três elementos: um algoritmo genético simples (SGA), um conjunto de rotinas e uma estratégia de otimização multiobjetivo, conforme mostrado na

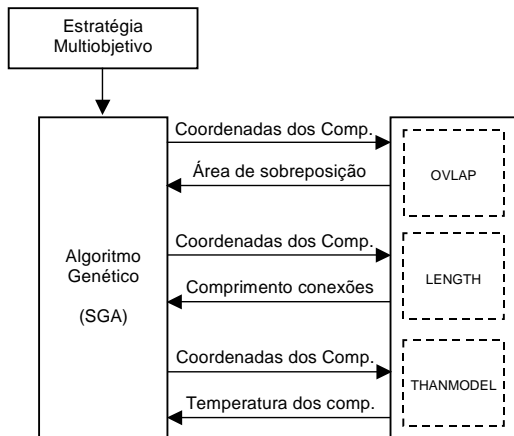


Figura 2 – Metodologia utilizada

**Figura 2.** O SGA é responsável pela procura adaptativa das soluções ótimas. O conjunto de rotinas é responsável por calcular, a partir do posicionamento dos componentes, a área total de sobreposição entre os componentes (OV LAP), calcular o comprimento das conexões (LENGTH) e calcular as temperaturas dos componentes na PCB (THANMODEL).

Cabe a estratégia de otimização multiobjetivo a tarefa de prover meios de transformar o problema multiobjetivo original em um problema escalar mono-objetivo a ser otimizado pelo SGA.

#### 3.1 - Algoritmos Evolutivos

A Computação Evolutiva, também conhecida por Algoritmos Evolutivos (AE), refere-se a um conjunto de algoritmos que foram desenvolvidos inspirados na teoria da evolução natural de Darwin e dos conceitos de genética (Eiben, 2003). Os algoritmos de otimização que empregam processos evolutivos podem seguir diferentes linhas, das quais algumas têm sido mais investigadas. Dentre elas destacam-se os Algoritmos Genéticos (AG), as Estratégias Evolutivas (EE), a Programação Evolutiva (PE) e Programação Genética (PG) (Bäck e Schwefel, 1993).

Existem três aspectos da evolução biológica nos quais estes algoritmos, em geral, se baseiam: a seleção natural, a recombinação de material genético e a mutação (Zebulum, 1996). De modo geral, na implementação desses algoritmos, uma população de soluções candidatas (população inicial - "Np") é gerada por meios aleatórios e, então avaliada de forma a se medir o quão próximo elas estão da solução buscada. Com essa avaliação, um subconjunto da população é selecionado, que servirá de base para a geração de uma nova população. Com esse processo, espera-se que essa nova população seja formada por um conjunto de soluções (indivíduos) melhor que a população anterior. Ao longo das gerações a população evolui até chegar a soluções satisfatórias. Os indivíduos selecionados podem sofrer modificações em suas características fundamentais através dos operadores de recombinação (crossover) e de mutação, gerando descendentes para a próxima geração. Este processo é repetido até que uma solução satisfatória seja encontrada.

Dentre os quatro tipos de AEs, os mais utilizados são os AGs. Nesses algoritmos, a recombinação é considerada o principal operador do AG e consiste, quando utilizada a representação binária, em trocar partes da seqüência binária (cromossomo) de cada duas soluções numa posição "corte" escolhida de forma randômica, podendo ser associada a uma probabilidade "Pc" de ocorrência de recombinação. A idéia por trás da recombinação é que se tenha a chance de criar melhores indivíduos, mesmo que se criem também piores, pois os melhores irão ter mais representantes na seleção para reprodução seguinte. O operador mutação é uma perturbação em cada descendente, preferencialmente local. A idéia do operador de mutação é criar uma variedade extra da população, mas sem destruir o progresso já obtido com a busca. Para a sua implementação, (representação binária), um bit (gene) pode ser invertido de 1 para 0 ou vice-versa, segundo uma probabilidade "Pm". A recombinação é responsável mais pela procura no espaço de soluções, enquanto que a mutação é responsável mais pela diversidade de soluções.

Depois de realizada a seqüência das operações de seleção, recombinação e mutação, a nova

população é avaliada, sendo as novas aptidões calculadas e reiniciado o processo, até atender a um critério de parada. Os parâmetros livres “Np”, “Pc” e “Pm” devem ser ajustados de modo a se obter a melhor performance do algoritmo em uma dada aplicação.

Na implementação desse estudo, os parâmetros “Np”, “Pc” e “Pm” utilizados foram 80, 50% e 1% respectivamente. Cada componente é associado a um cromossomo representado por uma seqüência de 18 bits dos quais, 16 bits são utilizados para representar as coordenadas centrais x e y do componente. Os dois bits restantes são utilizados para definir o ângulo de rotação do componente.

### 3.2 - Estratégia de Otimização Multiobjetivo

Diferentemente da otimização mono-objetivo, na otimização multiobjetivo não há uma única solução que otimize cada um dos objetivos, mas sim um conjunto de soluções eficientes (Fronteira de Pareto). Neste trabalho, a Fronteira de Pareto foi obtido usando a estratégia de transformar o problema de otimização vetorial em um problema de otimização escalar através do uso do método da Soma Ponderada. Para tal, diferentes pesos multiplicadores são atribuídos aos valores das funções objetivos. O resultado dessas multiplicações é somado, gerando um valor escalar a ser otimizado. A técnica usada para tratar as soluções não viáveis (restrições) na busca das soluções foi a função penalidade. A **Equação 4** apresenta a função a ser minimizada.

$$\min(y) = w_1 \cdot \sum_{i=1}^{N_{comp}} f_{1i}(x) + w_2 \cdot \sum_{i=1}^{Netlist} f_{2i}(x) + \sum_{i=1}^{N_{comp}} f_{pi}(x) \quad (4)$$

onde  $f_1(x)$  representa a taxa de falhas de cada componente,  $f_2(x)$  o comprimento de cada conexão,  $w_1$  e  $w_2$  os pesos atribuídos a cada função objetivo e  $f_p(x)$  a função penalidade que considera as restrições mecânicas e de temperatura associadas ao problema.

### 3.3 - Conjunto de Rotinas

As rotinas acopladas ao SGA têm a função de fornecer as informações necessárias para o cálculo das funções objetivos e da função penalidade. A rotina LENGTH calcula o comprimento das conexões entre componentes (definidas pelo netlist) através do método “Manhattan Distance”.

A rotina OVLAP fornece a área de possível sobreposição, entre componentes e entre os componentes e frames. Essa área é usada para calcular a função penalidade. Outro caso de aplicação da função penalidade é quando a temperatura de junção (Tjc) do componente atinge temperatura superior a 110°C.

A rotina THANMODEL (Vlassov, 2005) é, na verdade, uma ferramenta desenvolvida para cálculo das temperaturas dos componentes instalados na PCB que foi acoplada ao SGA em forma de rotina. Além da temperatura dos componentes, a ferramenta é capaz de fornecer as Tjc e as temperaturas médias da PCB. As temperaturas são obtidas através da resolução de um sistema de equações algébricas.

Conhecida a Tjc do componente é possível calcular a sua taxa de falhas através da **Equação 1**. A **Figura 3** apresenta o fluxograma para a metodologia implementada.

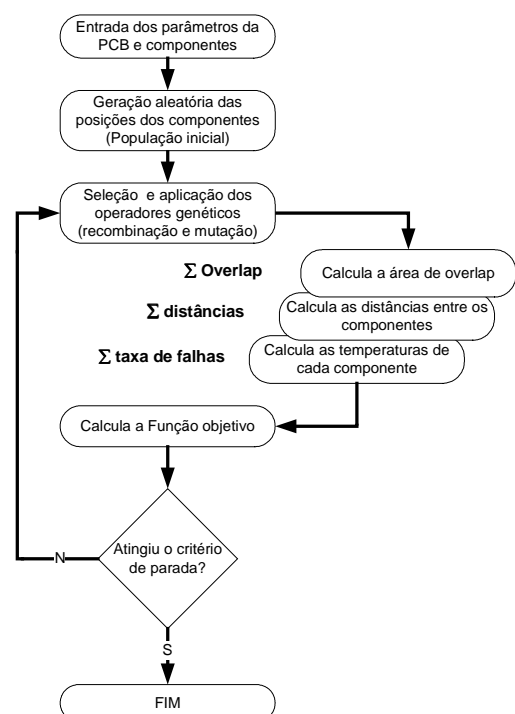


Figura 3 – Fluxograma para a metodologia.

## 4 - RESULTADOS

### 4.1 - Estudo de Caso

Para avaliar a metodologia foi selecionado, como estudo de caso, o posicionamento ótimo dos componentes mais dissipativos de uma unidade eletrônica, conhecida como LTU BAPTA. Essa unidade é responsável pela interface entre o Computador de Controle de Atitude e Órbita e o “driver de potência” que aciona o motor responsável pelo movimento do painel solar do satélite de sensoriamento remoto CBERS 3.

Os resultados obtidos com o uso da metodologia foram comparados com o obtido quando utilizado o método tradicional para o projeto dessa PCB.

#### 4.1.1 - Dados usados no Estudo de Caso

Foram considerados apenas os 17 componentes que apresentam dissipação térmica maior que 10mW, conforme documento “Mass and Power Analysis - LTU BAPTA CBERS 3”. A **Figura 4** apresenta a disposição dos componentes para a placa LTU BAPTA projetada pelo método tradicional, destacando os 17 componentes mais dissipativos.

A **Tabela 1** apresentada as características dimensionais e térmicas da PCB e na **Tabela 2** são apresentados os dados de dissipação térmica e resistência de junção dos componentes selecionados.

Tabela 1 – Características dimensional e térmica da PCB

Dimensões L x W (mm)	Cobre nos layers (%)	Cond. Térmica equivalente na PCB (W/m°C)	Qtot (W)
175 x 170	31	1.9	1.3

Os componentes selecionados correspondem a aproximadamente 85% da potência total dissipada na placa. Os componentes mais dissipativos são: U9 e U19, seguidos pelo U3.

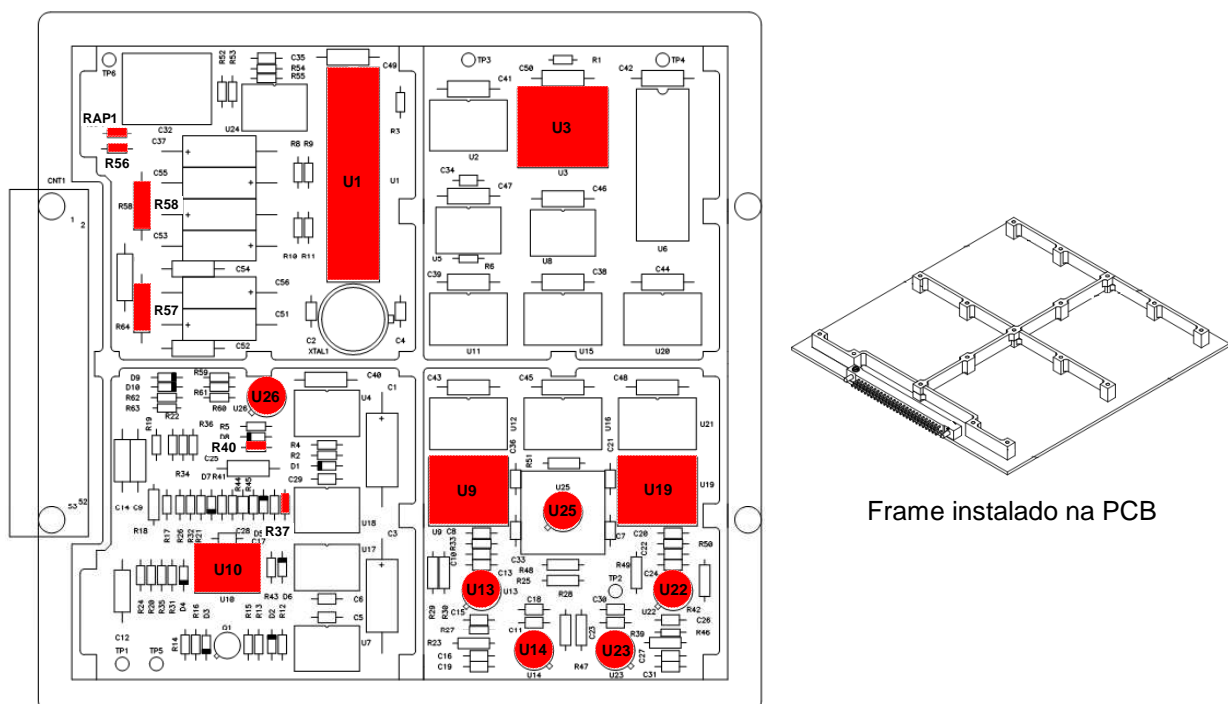


Figura 4 - Placa LTU BAPTA

Tabela 2 - Características térmicas dos componentes

Identificação	Componente	Package	Qmax(W)	Rjc(°C/W)
U1	80C32	CDIP40	0.066	30.0
U3	UT28F256QLT	FPC28	0.168	3.3
U9	HS565BRH	FPC24	0.316	15.0
U10	LM139	FPC14	0.012	95.0
U13	LM108	TO99	0.014	38.0
U14	LM108	TO99	0.014	38.0
U19	HS565BRH	FPC24	0.316	15.0
U22	LM108	TO99	0.014	38.0
U23	LM108	TO99	0.014	38.0
U25	AD584	TO99	0.012	8.0
U26	LM117	TO99	0.026	21.0
R37	Res200K	RLR05C	0.018	N/A
R40	Res200K	RLR05C	0.018	N/A
R56	Res5R1	RLR07C	0.051	N/A
RAP1	Res3R1	RLR07C	0.031	N/A
R57	Res12R	RLR20C	0.011	N/A
R58	Res12R	RLR20C	0.012	N/A

Cada classe de componente possui uma fórmula para o cálculo de sua taxa de falhas. A **Tabela 3** apresenta as equações utilizadas.

Tabela 3 - Fórmula para cálculo da Taxa de Falhas dos componentes

Classe	Fórmula
Microprocessadores e Portas Lógicas	$\lambda_p = (C_1 \cdot \pi_T + C_2 \cdot \pi_E) \pi_Q \cdot \pi_L$
Memórias	$\lambda_p = (C_1 \cdot \pi_T + C_2 \cdot \pi_E + \lambda_{CYC}) \cdot \pi_Q \cdot \pi_L$
Resistors	$\lambda_p = 10 \cdot (\lambda_b \cdot \pi_T \cdot \pi_P \cdot \pi_S \cdot \pi_Q \cdot \pi_E)$

$$\text{Onde: } \pi_T = 0.1 \exp \left[ \left( \frac{-EA}{8.617E-5} \right) * \left( \frac{1}{T_{jc_i} + 273} - \frac{1}{298} \right) \right]$$

A **Tabela 4** apresenta os parâmetros obtidos do manual MIL-HDBK-217F e usados para o cálculo da taxa de falhas dos componentes.

Tabela 4 – Parâmetros para cálculo da Taxa de falhas

Componente	$\lambda_B$	C1	C2	$\pi_S$	$\pi_P$	$\pi_Q$	$\pi_E$	$\pi_L$
80C32	-	0.140	0.024	-	-	0.25	0.5	1.0
UT28F256QLT	-	0.007	0.010	-	-	0.25	0.5	1.0
HS565BRH	-	0.020	0.009	-	-	0.25	0.5	1.0
LM139	-	0.010	0.005	-	-	2.00	0.5	1.0
LM108	-	0.010	0.002	-	-	0.25	0.5	1.0
LM108	-	0.010	0.002	-	-	0.25	0.5	1.0
HS565BRH	-	0.020	0.009	-	-	0.25	0.5	1.0
LM108	-	0.010	0.002	-	-	0.25	0.5	1.0
LM108	-	0.010	0.002	-	-	0.25	0.5	1.0
AD584	-	0.010	0.002	-	-	0.25	0.5	1.0
LM117	-	0.010	0.000	-	-	2.00	0.5	1.0
Res200K	0.0037	-	-	0.71	0.057	0.03	0.5	-
Res200K	0.0037	-	-	0.71	0.059	0.03	0.5	-
Res5R1	0.0037	-	-	0.71	0.056	0.03	0.5	-
Res3R1	0.0037	-	-	0.93	0.258	0.03	0.5	-
Res12R	0.0037	-	-	0.74	0.214	0.03	0.5	-
Res12R	0.0037	-	-	0.73	0.171	0.03	0.5	-

#### 4.1.2 - Experimento - Método tradicional

Os valores para a taxa de falhas total e para o comprimento total das conexões obtidos no posicionamento realizado pelo método tradicional foram calculados usando as mesmas rotinas usadas na metodologia. O valor obtido para o comprimento total das conexões foi de 1,923m e taxa de falhas total de 0.1925451 (fr Mh<sup>-1</sup>).

Os resultados mostraram que nenhum componente apresentou T<sub>jc</sub> maior do que 110°C. Como eram esperados, os componentes U9 e U19 foram os que apresentaram as maiores T<sub>jc</sub> (89.6°C e 93.5°C respectivamente). Os fatores que contribuíram para essas temperaturas foram a elevada potência dissipada por esses componentes e seus posicionamentos. No mesmo quadrante em que esses componentes se encontram então outros cinco componentes com dissipações térmicas maiores que 10mW. No total, esse quadrante responde por 46% de toda a potência dissipada pela placa.

O posicionamento do U9 mais próximo ao frame contribuiu para que sua T<sub>jc</sub> seja menor que o U19. O componente U3, embora dissipe 168mW, apresenta T<sub>jc</sub> em torno de 66°C. Os fatores que contribuíram para essa temperatura foram a sua baixa resistência térmica de junção (R<sub>jc</sub>=3.3°C/W) e por estar posicionado em um quadrante com nenhum outro componente dissipativo.

#### 4.1.3 - Obtenção da Fronteira de Pareto

Para obter uma Fronteira de Pareto com boa diversidade o conjunto de pesos w<sub>1</sub> e w<sub>2</sub>, que representam a preferência para os objetivos “comprimento total das conexões” e “taxa de falhas total”, foram variados em passos de 0.2. A soma dos pesos w<sub>1</sub> e w<sub>2</sub> é 1. A **Figura 5** apresenta a Fronteira de Pareto obtida e o resultado para o posicionamento utilizando o método tradicional.

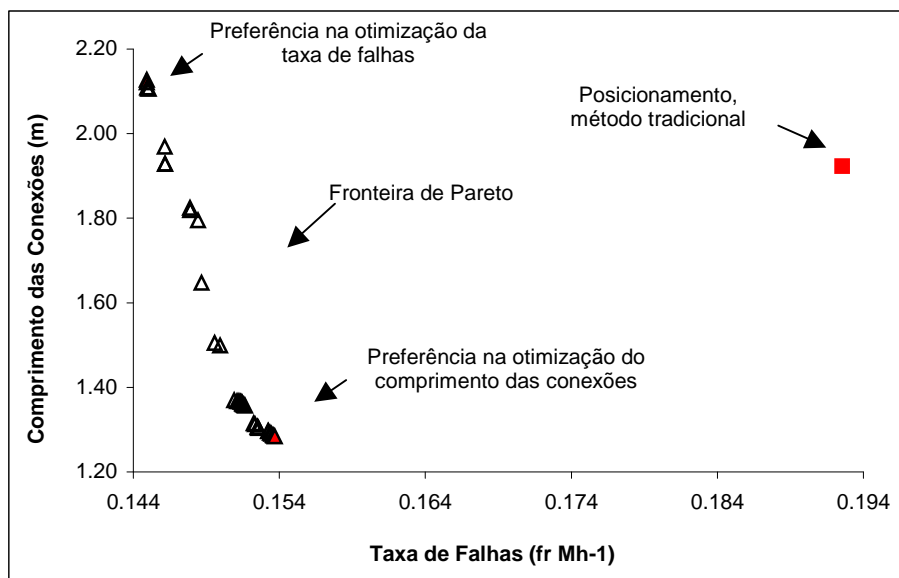


Figura 5 - Fronteira de Pareto obtida

A Fronteira de Pareto apresentou boa diversidade, com soluções não dominadas concentradas nas extremidades. Observa-se melhora significativa, tanto para o comprimento total das conexões quanto para a taxa de falhas total quando comparado com os resultados obtidos pelo método tradicional. De fato, a solução obtida pelo método tradicional, representa uma solução dominada pelas obtidas pela abordagem multiobjetivo.

Os resultados das soluções indicadas nos extremos da Fronteira de Pareto, i.e, a melhor solução (posicionamento) quando o objetivo era otimizar a taxa de falhas total e a melhor solução quando o objetivo era otimizar o comprimento das conexões foram comparadas com o método tradicional.



A melhor solução obtida para a preferência na otimização da taxa de falhas apresentou taxa de falhas total igual a  $0.1449110$  (fr  $Mh^{-1}$ ) e comprimento total das conexões de  $2.127m$ . A metodologia proporcionou redução das Tjc de todos os componentes, favorecendo a diminuição de suas taxas de falhas individuais. Houve redução de 33% na taxa de falhas total porém, com aumento de 11% no comprimento total das conexões.

A **Figura 6** apresenta o posicionamento proposto para a otimização da taxa de falhas total. Observe-se que a posição dos componentes próximos ao frame da PCB permitiu a redução de suas Tjc (p.ex., U9 e U19 atingiram  $87.4^{\circ}C$  e  $83.2^{\circ}C$  respectivamente). Ao contrário do método tradicional, os componentes U9 e U19 foram posicionados em diferentes quadrantes. A **Figura 7** apresenta o posicionamento realizado pelo método tradicional.

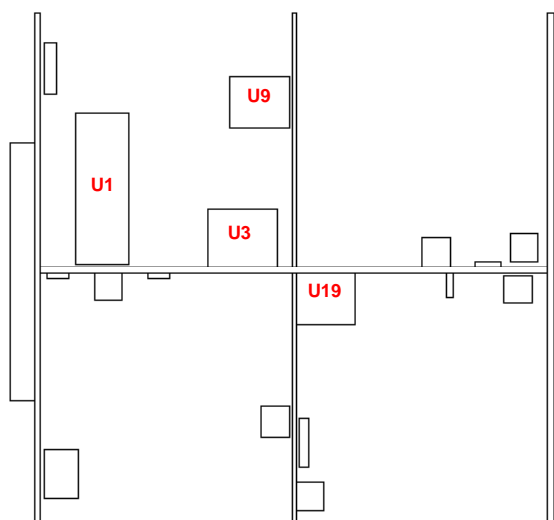


Figura 6 – Posicionamento na otimização da taxa de falhas total

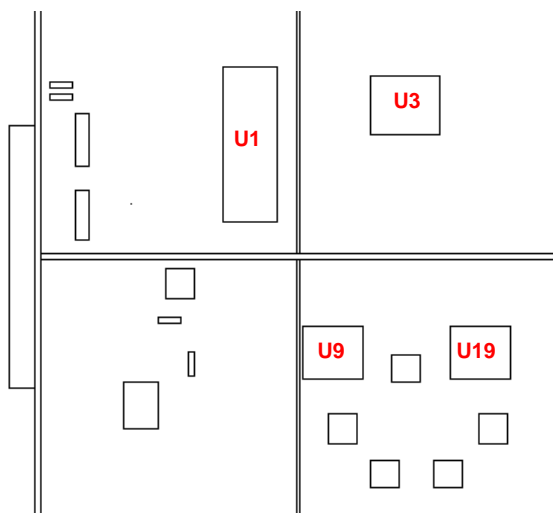


Figura 7 – Posicionamento, método tradicional

O posicionamento para a otimização do comprimento total das conexões apresentou como resultado para a taxa de falhas total o valor de  $0.1536897$  (fr  $Mh^{-1}$ ) e comprimento total das conexões de  $1.284m$ . Assim como no caso anterior, a metodologia multiobjetivo proporcionou redução das Tjc para todos os componentes (U9 com  $87.6^{\circ}C$  e U19 com  $84.2^{\circ}C$ ), além de reduzir em 33% o comprimento das conexões e 20% na taxa de falhas total. A **Figura 8** apresenta o posicionamento proposto para a otimização do comprimento total das conexões.

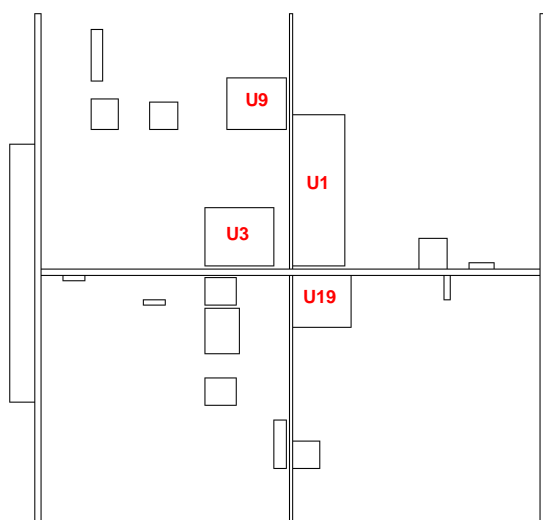


Figura 8 – Posicionamento na otimização do comprimento total das conexões.

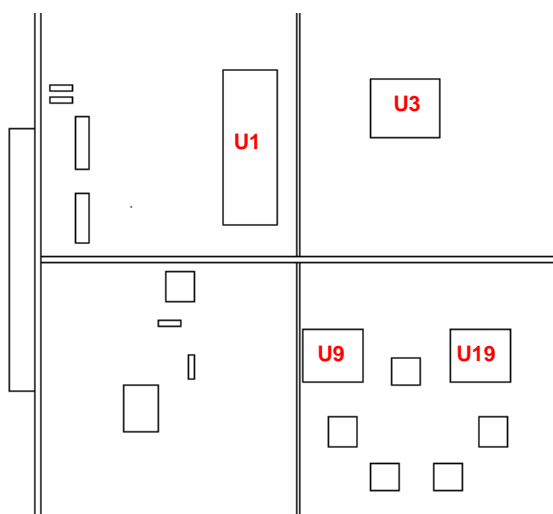


Figura 9 – Posicionamento, método tradicional

Observa-se que os componentes mais dissipativos continuaram próximos aos frames, contribuindo também para a redução da taxa de falhas total graças a redução das  $T_{jc}$  dos componentes. Comparando as soluções obtidas com a metodologia multiobjetivo, (preferência na taxa de falhas e preferência no comprimento total das conexões), observa-se que os componentes mais dissipativos (U3, U9 e U19) mantiveram suas posições praticamente inalteradas, conforme **Figuras 6 e 8**.

## 5 - CONCLUSÕES

Neste trabalho foi avaliada uma metodologia para determinar o posicionamento ótimo de componentes em uma PCB para uso em aplicação espacial. O problema foi tratado com uma abordagem multiobjetivo considerando a minimização do comprimento total das conexões entre os componentes e a taxa de falhas total dos componentes (via relação de Arrhenius). A fronteira de Pareto foi obtida usando como estratégia a transformação do problema de otimização vetorial em um problema de otimização escalar através do uso do método da Soma Ponderada.

Os resultados obtidos com a metodologia avaliada foram comparados com os resultados obtidos pelo método tradicional usado em projetos de PCB. O uso da metodologia permitiu redução significativa no comprimento total das conexões e da taxa de falhas total para a PCB analisada. Mesmo com o uso de um Algoritmo Genético Simples (SGA) com abordagem de agregação das funções objetivo, os resultados demonstraram que a metodologia é bastante promissora. O uso de algoritmos denominados de métodos diretos, por exemplo o M-GEO (Galski, 2005), pode fornecer resultados ainda mais expressivos.

## 6 - REFERÊNCIAS

- Back, T. and Schwefel, HP. " An overview of Evolutionary Algorithms for Parameter Optimization Evolutionary Computation" 1:1--24, 1993.
- Deb Kalyanmoy, Senior Member, IEEE, Prateek Jain, Naveen Kumar Gupta, and Hemant Kumar - Multiobjective Placement of Electronic Components Using Evolutionary Algorithms - IEEE Transactions On Components And Packaging Technologies, Vol. 27, No. 3, September 2004.
- Eiben, A. E. E Smith, J. E. Introduction to Evolutionary Computing Springer, 2003. Evolutionary Computation, v. 9, n. 1, February.
- Galski, R. L.; Ramos, F. M.; Sousa, F. L. de Uma nova versão aprimorada do Método da Otimização Extrema Generalizada. In: Workshop dos Cursos de Computação Aplicada do INPE (V WORCAP), 5., 2005, São José dos Campos, SP, Brasil. Proceedings.
- Huang Yu-Jung, Mei-Hui Guo, Shen-Li Fu - Reliability and routability consideration for MCM placeme - Microelectronics Reliability 42 (2002) 83-91.
- MIL-HDBK-217F - MILITARY HANDBOOK Reliability Prediction Of Electronic Equipment - 28 February 1995.
- Qin, Jin, Joseph B. Bernstein - Non-Arrhenius Temperature Acceleration and Stress-Dependent Voltage Acceleration for Semiconductor Device Involving Multiple Failure Mechanisms - 2006 - IIRW Final Report.
- Queipo Nestor V., Joseph A. C. Humphrey, and Alfonso Ortega, Member, IEEE. Multiobjective Optimal Placement of Convectively Cooled Electronic Components on Printed Wiring Boards - IEEE Transactions On Components, Packaging, And Manufacturing Technology- Part A, Vol. 21, No. 1, March 1998.
- Vlassov, Valeri V. - A Tool for Thermal Analysis of Electronic Boards with Multiple Heat Sources and Sinks - 2005 SAE International.
- Wong, K. - "What is wrong with the existing reliability predictions methods?," Qual. Rel. Eng. Int., vol. 6, pp. 251-257, 1990.
- Zebulum, R., Pacheco, M. A., Vellasco, M., "Evolvable Systems in Hardware Design: Taxonomy, Survey and Applications", in Evolvable Systems: From Biology to Hardware, (ICES96), pp. 344-358, Tsukuba, Japan, 1996.