DESENVOLVIMENTO DO TRANSPONDER DE COLETA DE DADOS DIGITAL PARA O SISTEMA BRASILEIRO DE COLETA DE DADOS AMBIENTAIS (SBCDA)

Carlos Antonio Mendes da Costa Júnior[1] (UFRN, Bolsista PIBIC/CNPq)
João Carlos Pécala Rae[2] (CRN/CCR/INPE, Orientador)

RESUMO

Este trabalho, iniciado em março de 2010, tem como objetivo desenvolver um AGC, controle automático de ganho, em FPGA para ser aplicado na regulação do sinal de entrada de um conversor analógico-digital através do ajuste de ganho de um VGA, amplificador de ganho variável, controlado digitalmente. O AGC em desenvolvimento é um bloco de um transponder de coleta de dados para o Sistema de Coleta de Dados Ambientais (SBCDA) que está sendo desenvolvido no INPE-CRN. Os sinais das Plataformas de Coletas de Dadoss (PCD) do SBCDA são recebidos pelo "Front-End" do transponder e digitalizados. Estes sinais são convertidos para frequência intermediária, sobre-modulados e então transmitidos para a estação em terra em Banda-S. Na primeira parte do projeto uma arquitetura básica foi apresentada. É um pequeno sistema de controle que consiste, de forma sucinta, de três blocos. O primeiro recebe os dados do conversor A/D e estima suas características de amplitude em números, para que o segundo bloco possa comparar esses valores com a referência desejada. O terceito bloco trata essa diferença e transforma-a em um ganho de código binário, que então é transmitido para o VGA como o valor a ser usado para amplificação do sinal. Dessa forma o sinal de saída do A/D se conserva dentro de uma faixa aceitável de valores. Na fase atual estuda-se quais são as melhores formas de se analisar as características de amplitude de um sinal, bem como a que período de tempo a estimação deve ser feita e qual a faixa de valores em que o sinal irá variar para que os outros módulos do transponder possam funcionar corretamente. Entre as formas analisadas, estão o valor RMS de um sinal e a média do valores amostrados juntamente com a variância. Os custos de se implementar a análise das características da onda de forma precisa em hardware faz com que métodos como a LUT (*LookUp Table*) parcial sejam estudados nessa fase para aumentar a performance e diminuir o tamanho de unidades lógicas utilizadas. Na fase seguinte, os primeiros testes, os blocos serão simulados em programas analógico-digitais para verificar seu devido funcionamento junto a sinais analógicos e por último, implementados em FPGA e testados juntamente com todos os outros módulos do transponder.

[1]Aluno do Curso de Engenharia Elétrica - **E-mail: carlosmendesjunior@gmail.com**
[2] Engenheiro Des. Tecnológico (Mst.)- INPE - **E-mail: jcprae@crn2.inpe.br**